

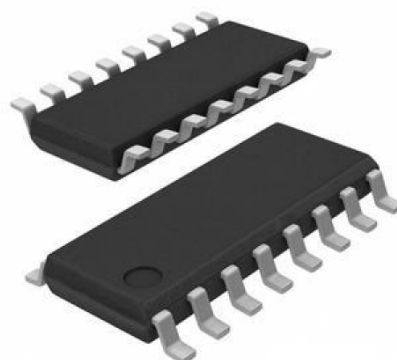
CMOS 低压、4 Ω 四路单刀单掷开关

概述

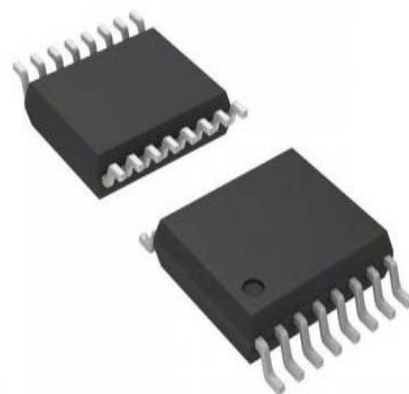
MS713/MS713T是一款单芯片CMOS四路可选择开关，这些开关具有低功耗、高开关速度、低导通阻抗、低漏电和高带宽特性。其工作电压范围是1.8V到5.5V，可以广泛应用于电池供电仪器仪表、新一代的模数转换和数模转换系统中。其高带宽特性可用在USB1.1信号和视频信号处理系统中。

MS713/MS713T控制逻辑是两路低电平时开关打开，另外两路相反。MS713/MS713T开关打开时导通电阻匹配良好。

MS713 采用 SOP16 封装；MS713T 采用 TSSOP16 封装。



SOP16



TSSOP16

主要特点

- 工作电压范围：1.8V 到 5.5V
- 低的导通阻抗：典型值 2.5 Ω
- 低的导通阻抗平坦度
- -3dB 带宽：200MHz
- 低功耗
- 快的开启和关断时间
- 封装：SOP16 和 TSSOP16

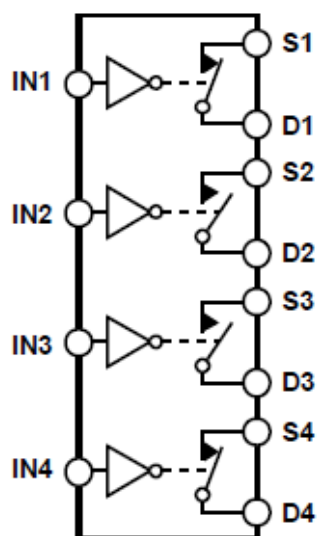
应用

- USB1.1 信号开关系统
- 耳机
- PDAs
- 电池供电系统
- 采样保持电路
- 音频系统
- 视频开关系统

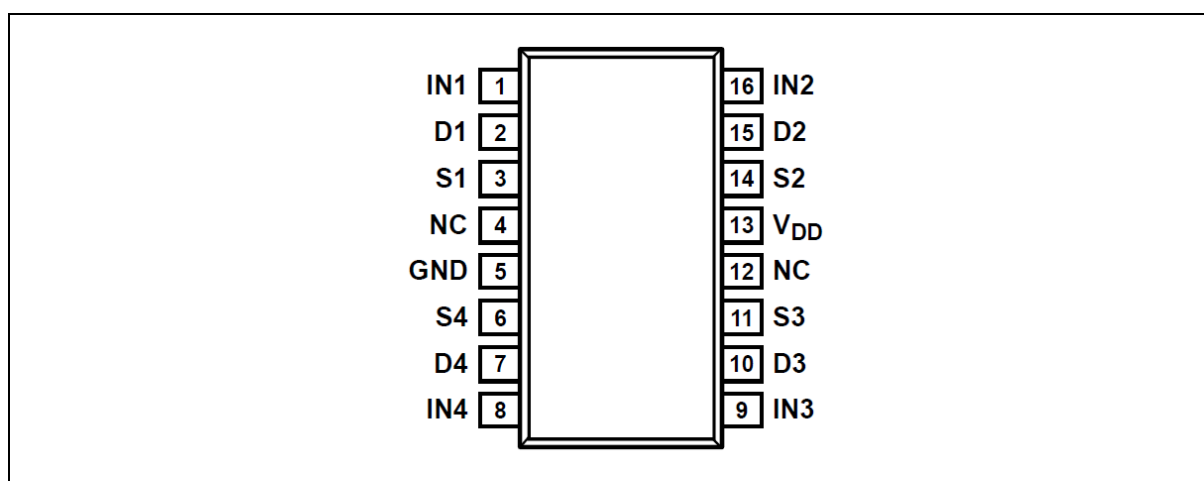
产品规格分类

产品	封装形式	打印名称
MS713	SOP16	MS713
MS713T	TSSOP16	MS713T

内部框图



管脚排列图



管脚描述

管脚号	管脚名称	I/O	管脚描述
1	IN1	I	数字控制输入，控制开关 S1—D1 的状态
2	D1	IO	漏端，可以被使用为输入或输出
3	S1	IO	源端，可以被使用为输入或输出
4	NC	--	悬空端
5	GND	IO	地
6	S4	IO	源端，可以被使用为输入或输出
7	D4	IO	漏端，可以被使用为输入或输出
8	IN4	I	数字控制输入，控制开关 S4—D4 的状态

9	IN3	I	数字控制输入，控制开关 S3—D3 的状态
10	D3	IO	漏端，可以被使用为输入或输出
11	S3	IO	源端，可以被使用为输入或输出
12	NC	--	悬空端
13	VDD	IO	电源
14	S2	IO	源端，可以被使用为输入或输出
15	D2	IO	漏端，可以被使用为输入或输出
16	IN2	I	数字控制输入，控制开关 S2—D2 的状态

控制逻辑

逻辑控制输入	MS713/MS713T
IN1/IN2/IN3/ IN4	开关 1/4 高电平打开 开关 1/4 低电平关闭
	开关 2/3 高电平关闭 开关 2/3 低电平打开

极限参数

参 数	符 号	参 数 范 围	单 位
电源电压	AVDD	-0.3~+6	V
S、D 端持续电流	I	30	mA
模拟数字输入电压范围	VIN	-0.3~VDD+0.3	V
基准输入电压范围	VREFIN	-0.3~AVDD+0.3	V
工作温度范围	TA	-40~+85	°C
存储温度范围	Tstg	-65~+150	°C
最大结温	Jt	150	°C
焊接温度		300	°C
ESD		2000	V

电气参数

VDD=5V±10%, GND=0V.

参数	符号	条件	温度°C	最小	典型	最大	单位
模拟开关							
模拟输入输出电压	VIS		-40~85	0		VDD	V
导通电阻	RON	测试电路 1, V+=5.0V, VIS=0~VDD, ID=10mA	+25		2.5	4	Ω
			-40~85			4.5	
通道间导通电阻的匹配	ΔRON	同上	+25				Ω
			-40~85		0.05	0.3	
导通电阻平坦度	RFLAT (ON)	测试电路 1, V+=5.0V, VIS=0~VDD, ID=10mA	+25		0.5		Ω
			-40~85			1.0	
漏电流							
源端漏电流 (关断)	IS (off)	VDD=+5.5V, VD=1V/4.5V, VS=4.5V/1V, 见图 12	+25		± 0.01	± 0.1	uA
			-40~85			± 0.2	
源端漏电流 (关断)	IS (off)	VD=1V/4.5V, VS=4.5V/1V, 见图 12	+25		± 0.01	± 0.1	uA
			-40~85			± 0.2	

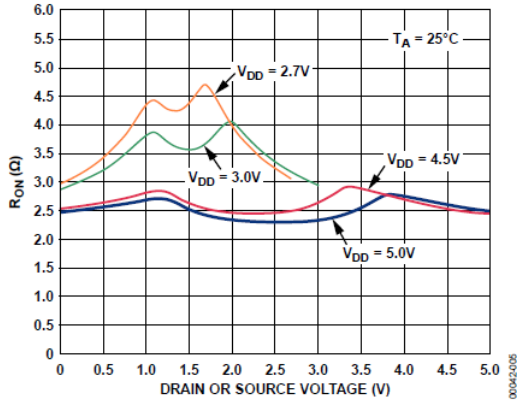
导通漏电流	ID(ON) IS(ON)	VD=VS=1V/4.5V, 见图 13	+25		± 0.01	± 0.1	uA
			-40~85			± 0.2	
数字输入							
输入高电平	VIH		-40~85	2.4			V
输入低电平	VIL		-40~85			0.8	V
输入漏电流	IIN	VIN=VIL 或 VIH	+25		0.005		uA
			-40~85			± 0.1	
动态参数							
开启时间	tON	测试电路 14, RL = 300 Ω, CL = 50pF	+25		11		ns
			-40~85			16	
关断时间	tOFF	测试电路 14, RL =300 Ω, CL = 50pF	+25		6		ns
			-40~85			10	
先断后通时间	tD	测试电路 15, RL=300 Ω, CL = 50pF, Vs1=Vs2=3V	+25		6		ns
			-40~85	1			
电荷注入		Vs=2V, Rs=0 Ω, CL=1nF, 测试电路 16	+25	3			pC
关断隔离度	OISO	RL =50 Ω, CL = 5pF, f=10MHz, 测试电路 17	+25		-58		dB
		RL =50 Ω, CL= 5pF, f=1MHz, 测试电路 17	+25		-78		
通道隔串扰	XTALK	RL =50 Ω, CL= 5pF, f=10MHz, 测试电路 18	+25		-90		dB
-3dB 带宽	BW	测试电路 19, RL =50 Ω, CL= 5pF	+25		200		MHz
源端电容	CS		+25		10		pF
漏端电容	CD		+25		10		pF
源漏端电容	CS, CD (on)		+25		22		pF
功耗参数							
电流	IDD	VDD = 5.5V, 数字输入 0V 或 5V	+25		0.001		uA
			-40~85			1	

VDD=3V±10%, GND=0V。

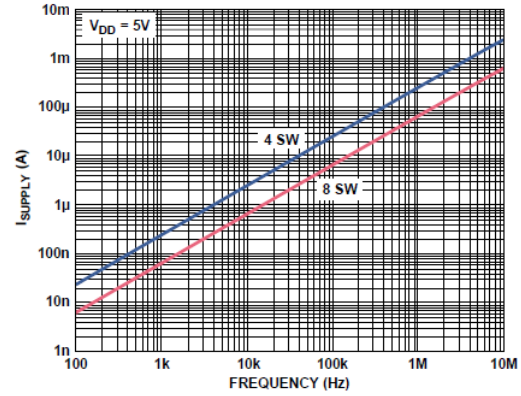
参数	符号	条件	温度℃	最小	典型	最大	单位
模拟开关							
模拟输入输出电压	VIS		-40~85	0		VDD	V
导通电阻	RON	测试电路 1, V+=3.0V, VIS=0~VDD, ID=10mA	+25		5		Ω
			-40~85		5.5	8	
通道间导通电阻的匹配	ΔRON	同上	+25		0.1		Ω
			-40~85			0.3	
导通电阻平坦度	RFLAT(ON)	测试电路 1, V+=3.0V, VIS=0~VDD, ID=10mA	+25		2.5		Ω
			-40~85				
漏电流							
源端漏电流(关断)	IS	VD=1V/3V, VS=3V/1V, 见图 12	+25		±0.01	±0.1	uA
			-40~85			±0.2	
源端漏电流(关断)	IS	VD=1V/3V, VS=3V/1V, 见图 12	+25		±0.01	±0.1	uA
			-40~85			±0.2	
导通漏电流	ID(ON) IS(ON)	VD=VS=1V/3V, 见图 13	+25		±0.01	±0.1	uA
			-40~85			±0.2	
数字输入							
输入高电平	VIH		-40~85	2.0			V
输入低电平	VIL		-40~85			0.4	V
输入漏电流	IIN	VIN=VIL 或 VIH	+25		0.005		uA
			-40~85			±0.1	
动态参数							
开启时间	tON	测试电路 14, RL = 300 Ω, CL = 50pF	+25		13		ns
			-40~85			20	
关断时间	tOFF	测试电路 14,	+25		7		ns

		RL =300 Ω, CL = 50pF	-40~85			12	
先断后通时间	tD	测试电路 15, RL=300 Ω, CL = 50pF, Vs1=Vs2=3V	+25		7		ns
			-40~85	1			
电荷注入		Vs=2V, Rs=0 Ω, CL=1nF, 测试电路 16	+25	3			pC
关断隔离度	OISO	RL =50 Ω, CL = 5pF, f=10MHz, 测试电路 17	+25		-58		dB
			+25		-78		
通道隔串扰	XTALK	RL =50 Ω, CL= 5pF, f=10MHz, 测试电路 18	+25		-90		dB
-3dB 带宽	BW	测试电路 19, RL =50 Ω, CL= 5pF	+25		200		MHz
源端电容	CS		+25		10		pF
漏端电容	CD		+25		10		pF
源漏端电容	CS, CD (on)		+25		22		pF
功耗参数							
电流	IDD	VDD = 5.5V, 数字输入 0V 或 5V	+25		0.00 1		uA
			-40~85			1	

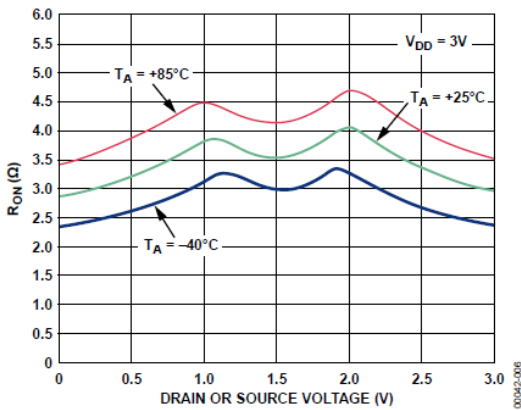
典型曲线图



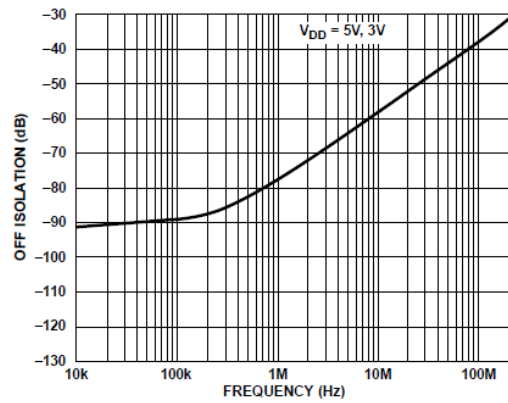
导通阻抗对源漏电压曲线



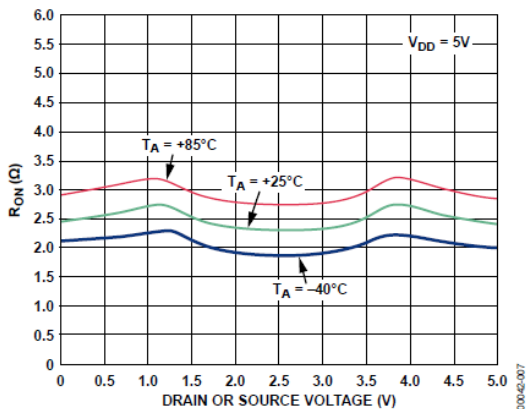
电源电流对开关频率曲线



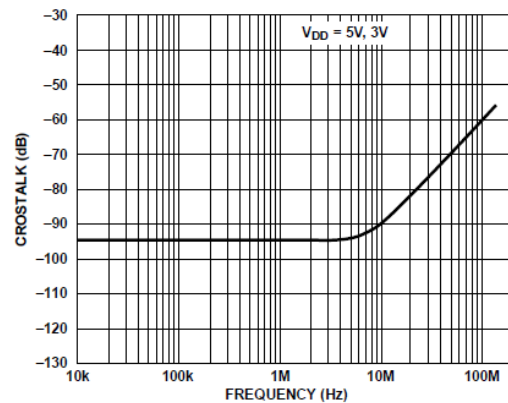
通阻抗对源漏电压曲线（不同温度）
VDD=3V



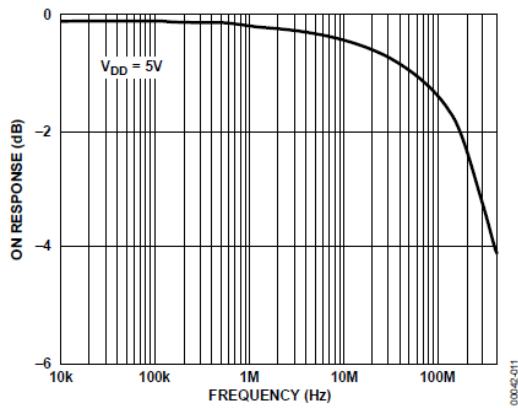
关断隔离度对频率曲线



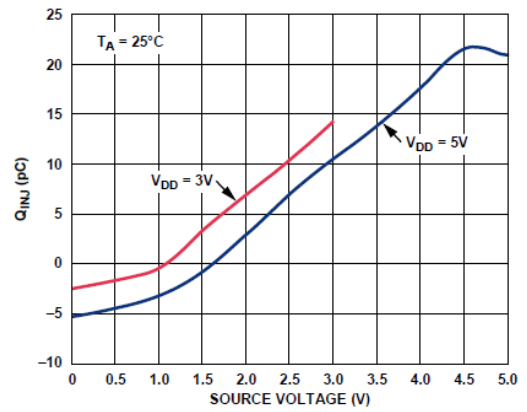
导通阻抗对源漏电压曲线（不同温度）
VDD=5V



串扰对频率曲线

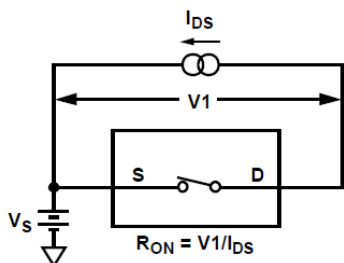


导通阻抗对频率曲线

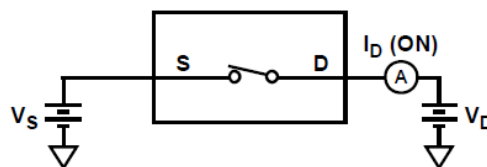


电荷注入对源电压曲线

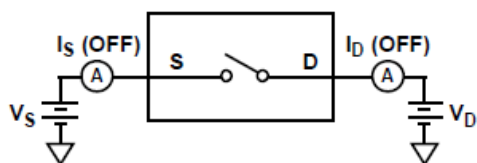
测试电路



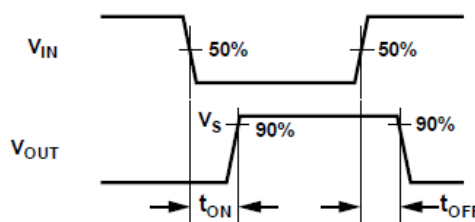
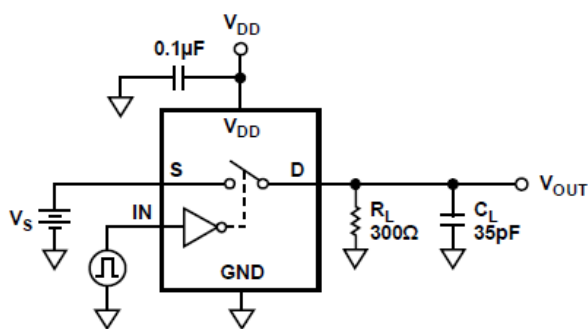
导通阻抗测试



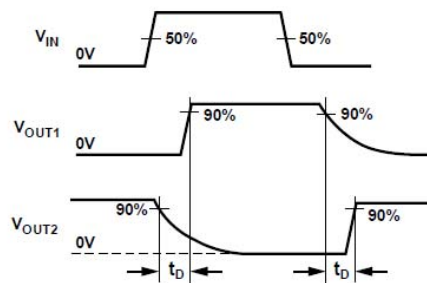
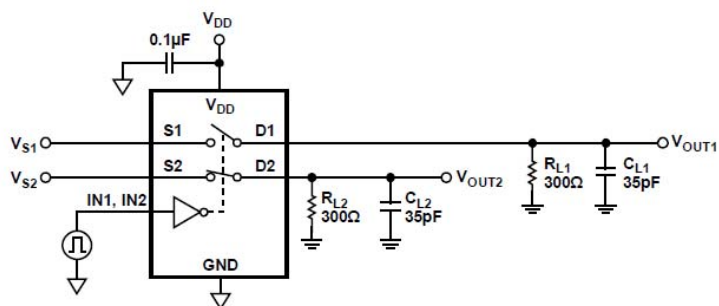
导通电流测试



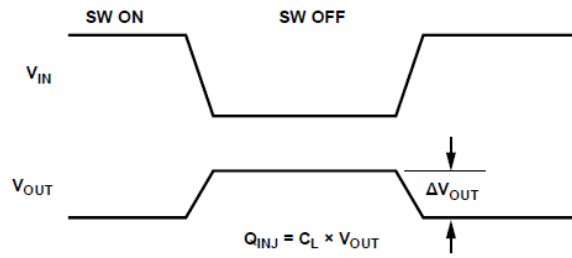
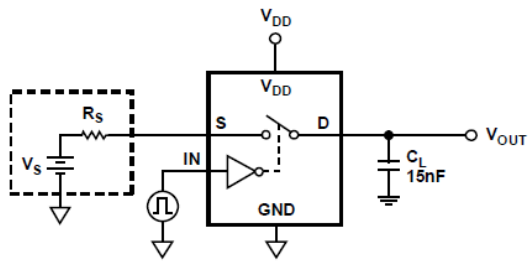
关断漏电流测试



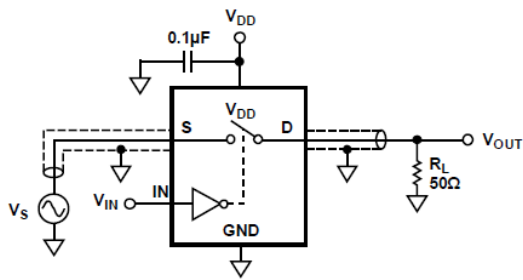
开关时间测试



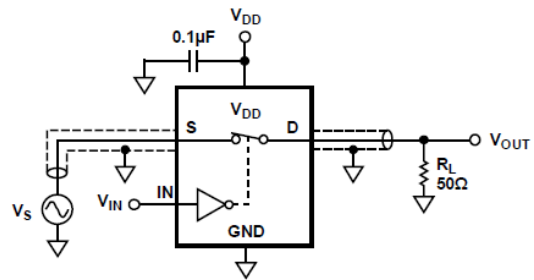
导通前先关断时间测试



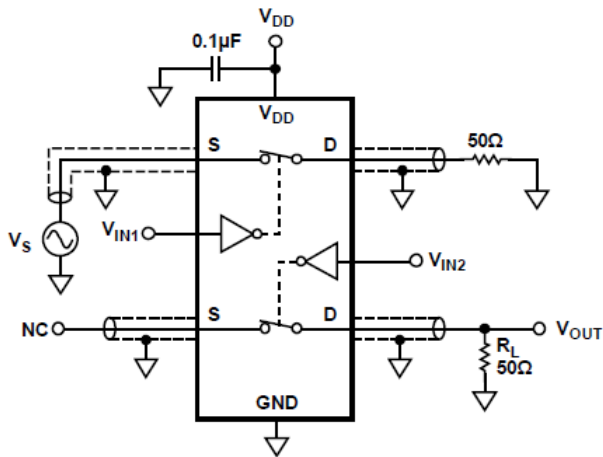
电荷注入测试



关断隔离度测试



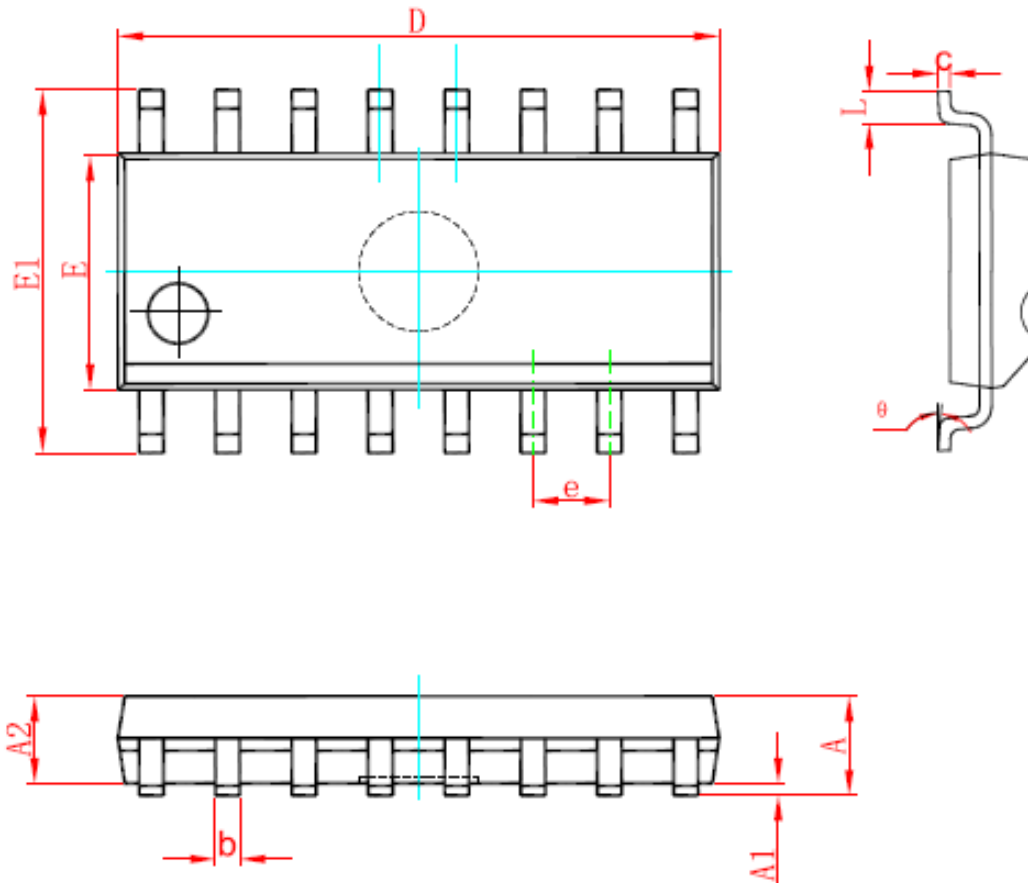
-3dB 带宽测试



沟道串扰测试

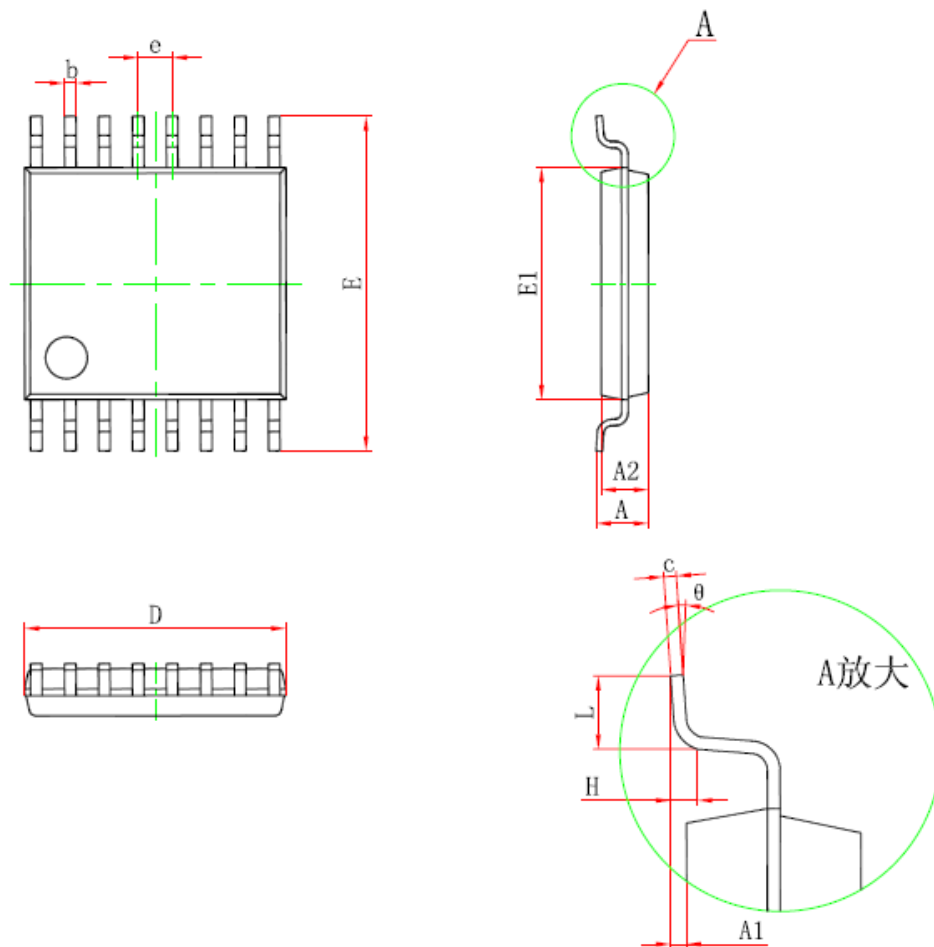
封装外形图

SOP16



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	9.800	10.200	0.386	0.402
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

TSSOP16



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
D	4.900	5.100	0.193	0.201
E	6.250	6.550	0.246	0.258
b	0.190	0.300	0.007	0.012
c	0.090	0.200	0.004	0.008
E1	4.300	4.500	0.169	0.177
A		1.200		0.047
A2	0.800	1.000	0.031	0.039
A1	0.050	0.150	0.002	0.006
e	0.65 (BSC)		0.026 (BSC)	
L	0.500	0.700	0.020	0.028
H	0.25(TYP)		0.01(TYP)	
θ	1°	7°	1°	7°



MOS电路操作注意事项:

静电在很多地方都会产生，采取下面的预防措施，可以有效防止MOS电路由于受静电放电影响而引起的损坏：

- 操作人员要通过防静电腕带接地。
- 设备外壳必须接地。
- 装配过程中使用的工具必须接地。
- 必须采用导体包装或抗静电材料包装或运输。

印章规范

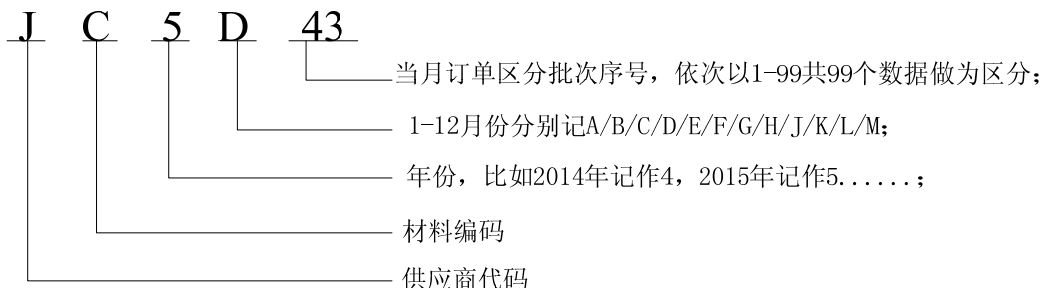


一，印章内容介绍

MS713：产品型号

生产批号：

范例：JC5D43



二，印章规范要求

1. 采用激光打印，整体居中且采用 Arial 字体。