

## 芯片描述

MS9180 是单芯片、单电源、8bit、32MSPS 模数转换器；MS9180 使用多级差分流水线架构保证了 32MSPS 数据转换数率下全温度范围内无失码。

MS9180 的输入适合图像视频和通信系统应用；用户可以根据实际需要选择单端输入或者差分输入，也可根据需要选择输入范围和消除失调。

MS9180 内部集成的采样保持放大器，既适合复用系统又适合开关全波电压范围的连续信道，采样单信道输入频率可以超过奈奎斯特频率。交流耦合输入可以借助内部的钳位电路移位到一定的固定电平，动态性能非常完好。

MS9180 内部集成了可编程基准源。根据系统需要也可以选择外部高精度基准满足系统精度的要求。

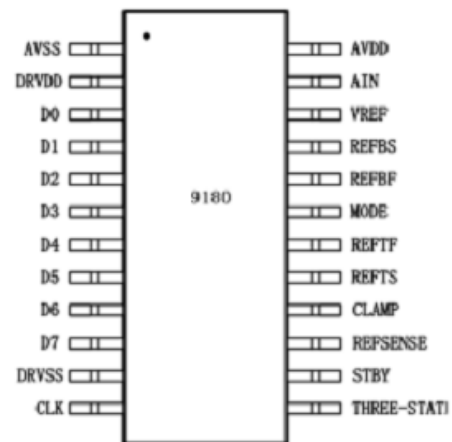
单时钟输入控制内部的转换周期；数字输出二进制的信息。超出量化范围检测位信息表征了输入信号超过了最小和最大量化范围的信息。

MS9180 可工作在 2.7V~5.5V 单电源范围，适合高速低功耗的应用范围。

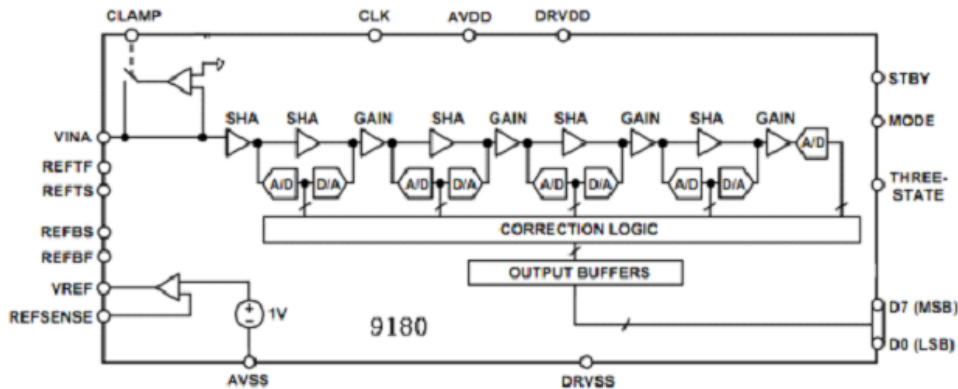
MS9180 适合工业温度范围（-40℃~+85℃）。

## 芯片特色

- ◇ 8 Bit 32 MSPS 流水线 ADC
- ◇ 低功耗：90mV（3V 电源下）
- ◇ 宽工作范围：+2.7~+5.5V
- ◇ 高线性度：DNL：0.2LSB
- ◇ 低功耗模式控制
- ◇ 三态门输出
- ◇ 量化范围检测
- ◇ 内建钳位功能
- ◇ 高精度可编程基准电源
- ◇ 中频亚采样高达 135MHZ



## 结构框图



## 引脚说明

| Num  | Name        | 描述                      |
|------|-------------|-------------------------|
| 1    | AVSS        | 模拟地                     |
| 2    | DRVDD       | 数字电源                    |
| 3-10 | D0-D7       | 数字输出位, D0 最低位, D7 最高位   |
| 11   | DRVSS       | 数字地                     |
| 12   | CLK         | 时钟输入                    |
| 13   | THREE_STATE | 三态控制, 高电位输出高阻态, 低电位正常工作 |
| 14   | STBY        | 待机模式: 高电位待机模式, 低电位正常模式  |
| 15   | REFSENSE    | 基准模式选择                  |
| 16   | CLAMP       | 钳位控制: 高电压钳位模式, 低电压非钳位模式 |
| 17   | REFTS       | 高电压基准                   |
| 18   | REFTF       | 高电压基准去偶                 |
| 19   | MODE        | 模式选择                    |
| 20   | REFBF       | 低电压基准去偶                 |
| 21   | REFBS       | 低电压基准                   |
| 22   | VREF        | 内部基准电压                  |
| 23   | AIN         | 模拟输入                    |
| 24   | AVDD        | 模拟电源                    |

## 主要技术指标规范

(测试条件 (除特殊说明外): AVDD=+3V, DRVDD=+3V,  $F_s=32\text{MHz}$  (50%占空比), MODE=AVDD, 2V 输入范围 0.5V~2.5V, 外部基准)

| 参数  | 符号 | Min | Typ | Max | 单位   | 说明 |
|-----|----|-----|-----|-----|------|----|
| 分辨率 |    |     | 8   |     | Bits |    |

|           |          |                     |         |                |
|-----------|----------|---------------------|---------|----------------|
| 转换频率      |          | 32                  | MHz     |                |
| 微分非线性     | DNL      | $\pm 0.2$ $\pm 1.0$ | LSB     |                |
| 积分非线性     | INL      | $\pm 0.3$ $\pm 1.5$ | LSB     |                |
| 失调误差      | $E_{zS}$ | $\pm 0.2$ $\pm 1.8$ | % FSR   |                |
| 增益误差      | $E_{FS}$ | $\pm 1.2$ $\pm 3.9$ | %FSR    |                |
| REFTS     |          | 1 AVDD              | V       |                |
| REFBS     |          | GND AVDD-1          | V       |                |
| 差分基准      |          | 2                   | V       |                |
| VREF (1V) |          | 1                   | V       |                |
| 基准冗差      |          | 10 25               | mV      |                |
| VREF (2V) |          | 2                   | V       |                |
| 负载调 (1V)  |          | 0.5 2               | mV      |                |
| 输入电压范围    |          | REFBS REFTS         | V       |                |
| 输入电容      |          | 1                   | pF      |                |
| 孔径延迟      |          | 4                   | ns      |                |
| 孔径抖动      |          | 2                   | ps      |                |
| 输入带宽      |          | 300                 | MHz     |                |
| DC 泄漏电流   |          | 43                  | $\mu$ A |                |
| 模拟电压      |          | 2.7 3 5.5           | V       |                |
| 数字驱动电压    |          | 2.7 3 5.5           | V       |                |
| 电流        |          | 31.7 36.7           | mA      |                |
| 功耗        |          | 95 110              | mW      |                |
| 睡眠模式      |          | 4                   | mW      |                |
| 增益误差电源抑制比 |          | 1                   | %FS     |                |
| 信噪比       | SNR      | 47.8 49             | dB      |                |
| 信噪谐波失真比   | SINAD    | 46.5 49             | dB      |                |
| 有效位数      | EOB      | 7.7 7.8             | dB      |                |
| 总谐波失真     | THD      | -62 -49.5           | dB      |                |
| 无杂散动态范围   | SFDR     | 66 51.4             | dB      |                |
| 微分相位      |          | 0.2                 | Degree  | NTSC40Mod Ramp |
| 微分增益      |          | 0.08                | %       |                |
| 输入高电平     |          | 2.4                 | V       |                |
| 输入低电平     |          | 0.3                 | V       |                |
| 输出高阻态     |          | -10 +10             | $\mu$ A |                |
| 数据有效延迟    |          | 25                  | ns      |                |
| 数据使能延迟    |          | 25                  | ns      |                |
| 数据高阻延迟    |          | 13                  | ns      |                |

|                        |  |      |        |  |
|------------------------|--|------|--------|--|
| 数字位输出高电平 驱动 (Io=50uA)  |  | 2.95 | V      |  |
| 数字位输出高电平 驱动 (Io=50uA)  |  | 2.8  | V      |  |
| 数字输出低电平 (Io=1.6mA)     |  | 0.4  | V      |  |
| 数字输出低电平 (Io=50uA)      |  | 0.05 | V      |  |
| 数字位输出高电平 驱动 (Io=50uA)  |  | 4.5  | V      |  |
| 数字位输出高电平 驱动 (Io=500uA) |  | 4.4  | V      |  |
| 数字输出低电平 (Io=1.6mA)     |  | 0.4  | V      |  |
| 数字输出低电平 (Io=50uA)      |  | 0.1  | V      |  |
|                        |  |      |        |  |
| 时钟高电平脉宽                |  | 14.7 | ns     |  |
| 时钟低电平脉宽                |  | 14.7 | ns     |  |
| 流水线延迟                  |  | 3    | Cycles |  |

## 应用说明

### 工作原理

MS9180 利用多级流水线架构实现了低功耗高速数据转换；将整个的转换精度分成低精度的单阶子转换器，各阶转换的结果在时序控制下通过内部数字校准电路实现了高精度的数据转换。

### 工作模式

MS9180 适合多领域的图像视频、通信和仪表应用，可根据具体系统需要选择合适的工作模式进行性能优化。为实现系统的灵活性，内部开关可编程实现了不同的工作模式，内部的三个模块电压基准，电压缓冲、模拟输入可在不同开关模式下实现不同的选择，具体的实现形式和工作模式见表 1，及模式说明图例。

表 1. 模式选择

| MODES        | Input Connect  | Input Span | Mode Pin | REFSENSE Pin                            | REF                           | REFTS            | REFBS           |
|--------------|--|------------|----------|---|-------------------------------|------------------|-----------------|
| TOP/BOTTOM   | AIN  | 1V         | AVDD     | Short REFSense, REFTS and VREF Together |                               |                  | AGND            |
|              | AIN  | 2V         | AVDD     | AGND                                    | Short and REFTS VREF Together | AGND             |                 |
| CENTER SPAN  | AIN  | 1V         | AVDD/2   | Short VREF and REFSense Together        |                               | AVDD/2           | AVDD/2          |
|              | AIN  | 2V         | AVDD/2   | AGND                                    | No Connect                    | AVDD/2           | AVDD/2          |
| Differential | AIN is Input 1, REFTS and REFBS Are Shorted Together for Input 2 | 1V         | AVDD/2   | Short VREF and REFSense Together        |                               | AVDD/2           | AVDD/2          |
|              |  | 2V         | AVDD/2   | AGND                                    | No Connect                    | AVDD/2           | AVDD/2          |
| External Ref | AIN  | 2V max     | AVDD     | AVDD                                    | No Connect                    | Span=REFTS-REFBS |                 |
|              |  |            | AGND     |   |                               | Short to VREFTF  | Short to VREFBF |



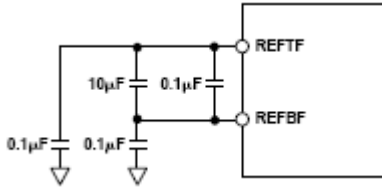


Figure 2. 基准去耦合网络

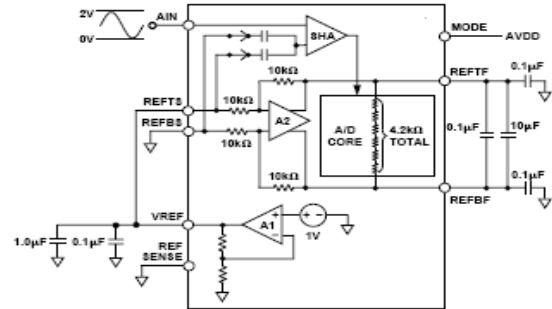


Figure 3. 内部基准、2V 输入范围（顶/底模式）

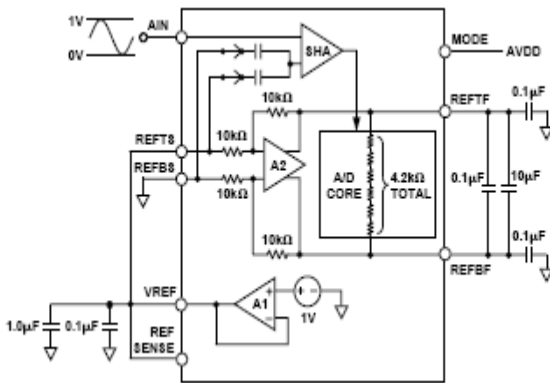


Figure 4. 内部基准、1V 输入范围（顶/底模式）

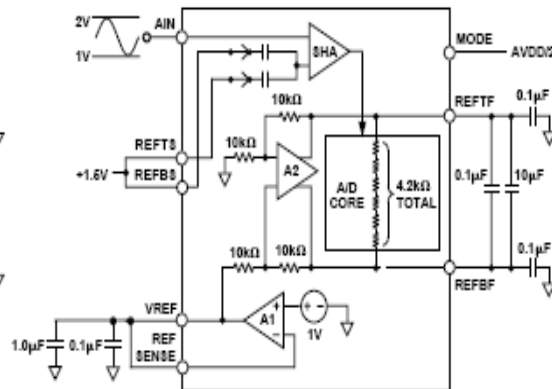


Figure 5. 内部基准、1V 输入范围（中间电压模式）

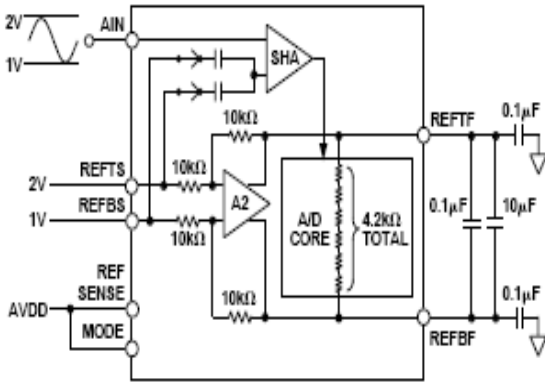


Figure 6. 外部基准、1V 输入范围（顶/底电压模式）

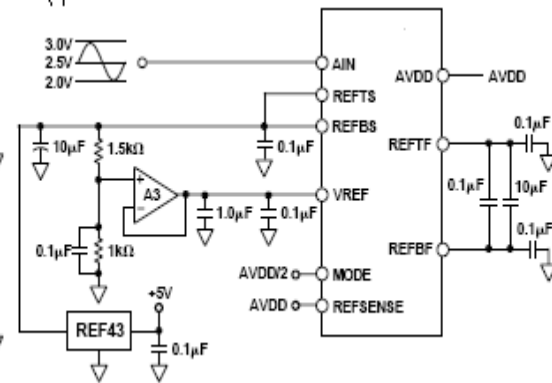


Figure 7. 外部基准、1V 输入范围（中间电压模式）

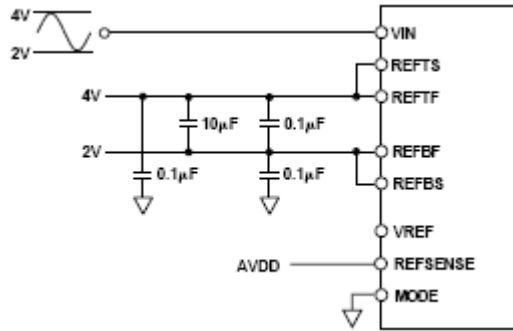


Figure 7a. 外部基准、2V 输入范围（顶/底电压模式）

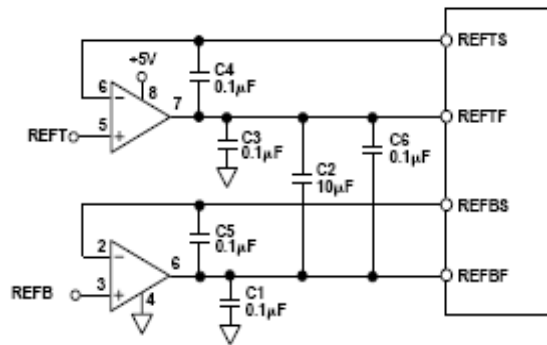


Figure 7b. Kelvin 连接外部基准模式

### 睡眠模式

MS9180 可以通过设置引脚 STBY 为逻辑高电平同时保持时钟在低电平进入睡眠模式。在这个模式下，典型的功耗约 4mW。芯片在 STBY 变成低电平后约 400ns 后进入正常模式。

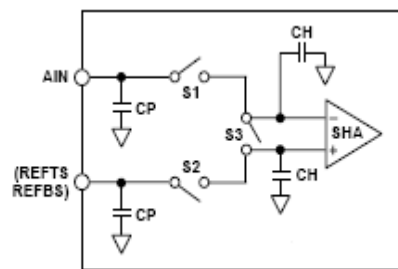


Figure 8. MS9180 等价输入结构

### 模拟输入的驱动电路

图 8 说明了等价的模拟输入电路，MS9180 内部集成了采样保持放大器。在时钟低电平输入时，开关 1 和 2 闭合，开关 3 关闭，输入模拟信号对采样电容 CH 进行充电。当时钟由低电平转变成高电平时，开关 1 和 2 断开，采样保持电路进入保持模式，开关 3 关闭，运放的输出等于采样电容储存的电压。当时钟由



高电平转变成低电平时，开关 3 首先断开，开关 1 和 2 然后闭合，采样保持放大器进入跟踪模式。

输入采样保持电路的结构对模拟信号输入驱动能力由一定的要求。引脚电容 CP 和保持电容 CH 一般小于 5Pf。输入信号源必须能够在半个时钟周期内把这些电容充电或放电到 8bit 精度所需要的电压值。当采样保持放大器进入跟踪模式时，输入信号源必须对保持电容 CH 充电或放电从上一周期储存的电压到一个新的电压。最坏情况下，输入信号源提供充电电流在半个时钟周期内，通过开关 1 导通电阻 Ron 是采样电容发生最大输入信号峰值的转变。这中情况等效于驱动一个低输入阻抗电路。另一个情况，当输入信号源电压等于前一时刻储存的电压时，保持电容不需要输入电流，等价于输入阻抗非常高。

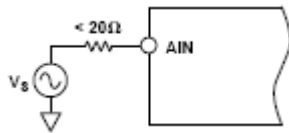


Figure 9. MS9180 简单驱动电路

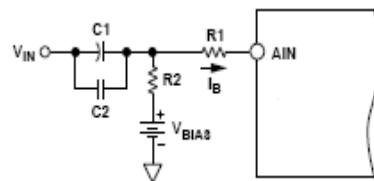


Figure 10. 交流耦合输入

在输入信号源和 AIN 引脚之间加入串连电阻可以减少信号源的驱动能力的要求；如图 9 所示。某些特殊应用的带宽限制了串连电阻的大小，为了保证系统的性能指标，电阻限制在 20 欧姆以内。对于信号带宽小于奈奎斯特频率的应用，用户可以适当增加电阻大小。另外加入一个对地的并联电容可以减小交流负载阻抗，电容的大小需要根据信号内阻和需要的信号带宽来选择。

MS9180 的信号输入范围是基准电压的函数。对于输入范围的选择，根据基准部分中内部基准和外部基准的不同编程来选择确定。

在许多应用中，尤其是单电源工作，交流耦合提供了一种方便的偏置模拟输入信号在合适的量化范围的方法。图 10 说明了交流耦合模拟输入信号的典型结构。这种结构的高通 -3dB 角频率是非常重要的考虑参数。

$f_{-3dB} = 1/(2 * \pi * R2 * C_{EQ})$ , 其中  $C_{EQ}$  是 C1 和 C2 的并联。

在选择电阻值是需要特别的考虑，交流耦合电容在输入端集成了开关传输特性，导致了节点直流偏置电流流入输入。偏置电流的大小随着输入信号幅度偏离中间参考电压值的大小和采样频率的增加而增加。当输入信号等于基准中间值时，输入偏置电流最小，同时导致输入失调误差  $(R1 + R2) * I_B$ 。如果需要补偿这个误差，考虑减小 R2 或者调整 VBIAS 实现满足需要的失调要求。

系统应用种必须使用直流耦合，通过运放改变参考地的信号直流电平以实现输入信号在合适的量化范围内。图 28 给出了使用 AD8041 的同向模式的电路结构。

MS9180 可以采用差分输入的信号模式。这种结构需要通过短接 REFTS 和 REFBS 两个输入端作为一个差分输入端。图 12 给出了 1V P-P 信号的差分输入模式。

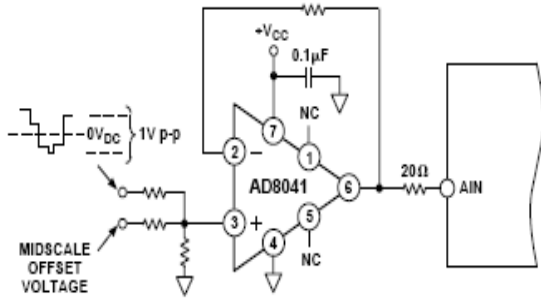


Figure 11. 双极电平移位结构

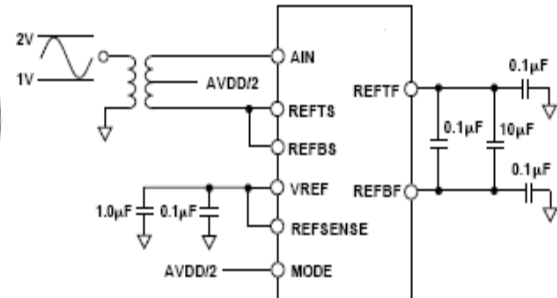


Figure 12. 差分输入结构

### 时钟输入

MS9180 时钟输入通过内部的反向器缓冲器给电路提供时钟，内部反向器通过 AVDD 引脚供电。这种结构保证了时钟满足了 +5V 或 +3.3V CMOS 逻辑输入信号，输入阈值电压在 AVDD/2。

MS9180 的流水线结构既工作在时钟的上升沿又工作在下降沿。为了最小话占空比的偏差，推荐采样高速或先进 CMOS 逻辑时钟 (HC/HCT, AC/ACT)。CMOS 逻辑提供了对称的电压阈值电平和足够的上升和下降时间满足 32 MSPS 的采样操作。MS9180 设计的最高时钟频率位 32MHz，更高的时钟频率将要弱化系统的性能指标；选择更低的时钟频率可以提高系统的性能指标。输出缓冲的功率消耗主要正比于时钟频率，更低的时钟频率可以降低功耗。

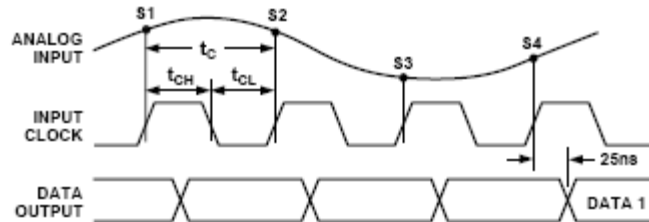


Figure 13. 时序关系图

### 数字输入和输出

MS9180 的每一个数字控制输入引脚，如 THREE\_STATE、STBY 和时钟 CLK 等都是参考模拟地。数字输出的格式直接是二进制输出，如图 14 所示。当 STBY 为高电平是，时钟 CLK 无效时，电路进入低功耗模式，静态功耗下降到 5mW。

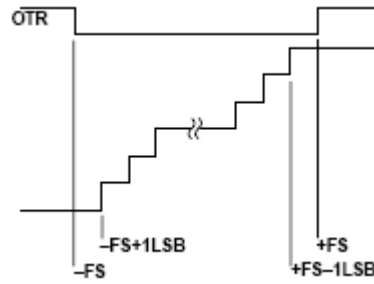


Figure 14. 输出数据格式

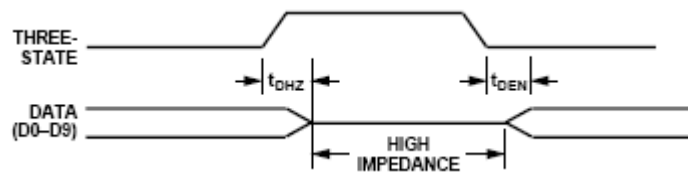


Figure 15. 三态时序图

系统应用图

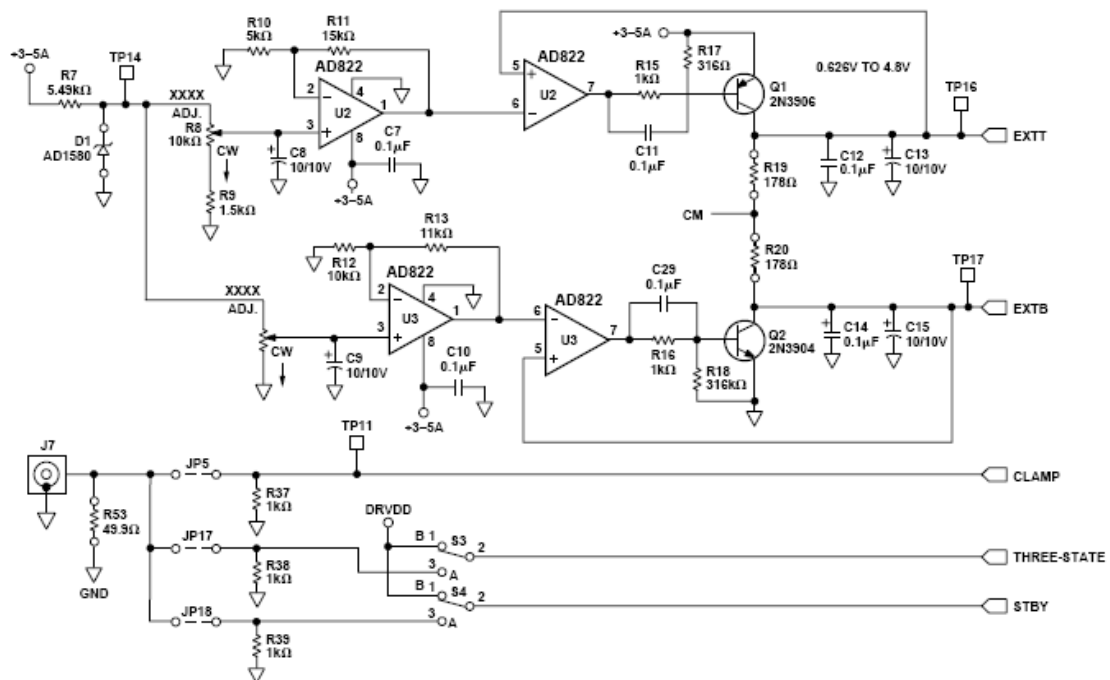


Figure 16a. 等价的系统原理图

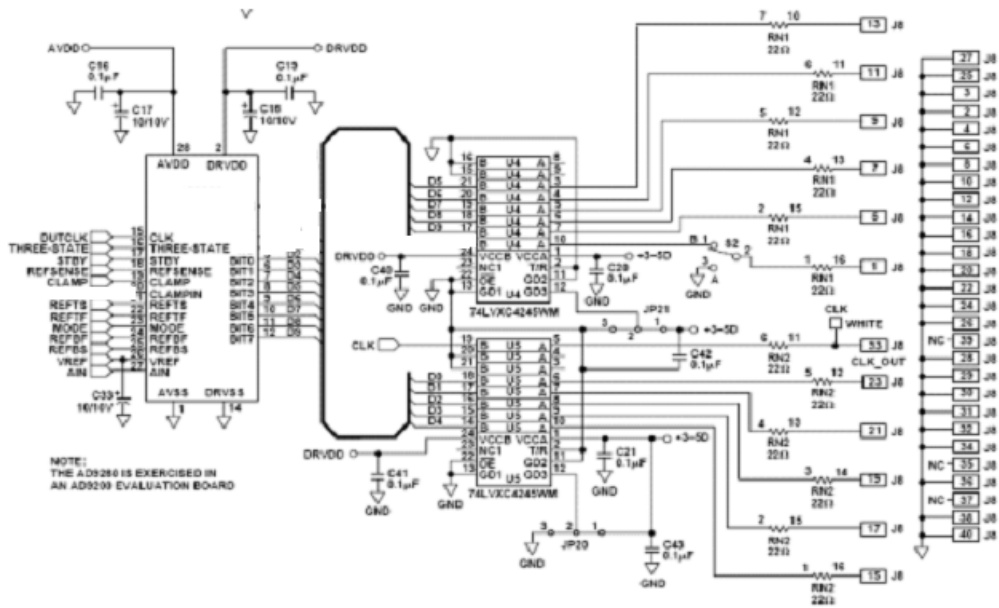


Figure 16b. 等价的系统原理图

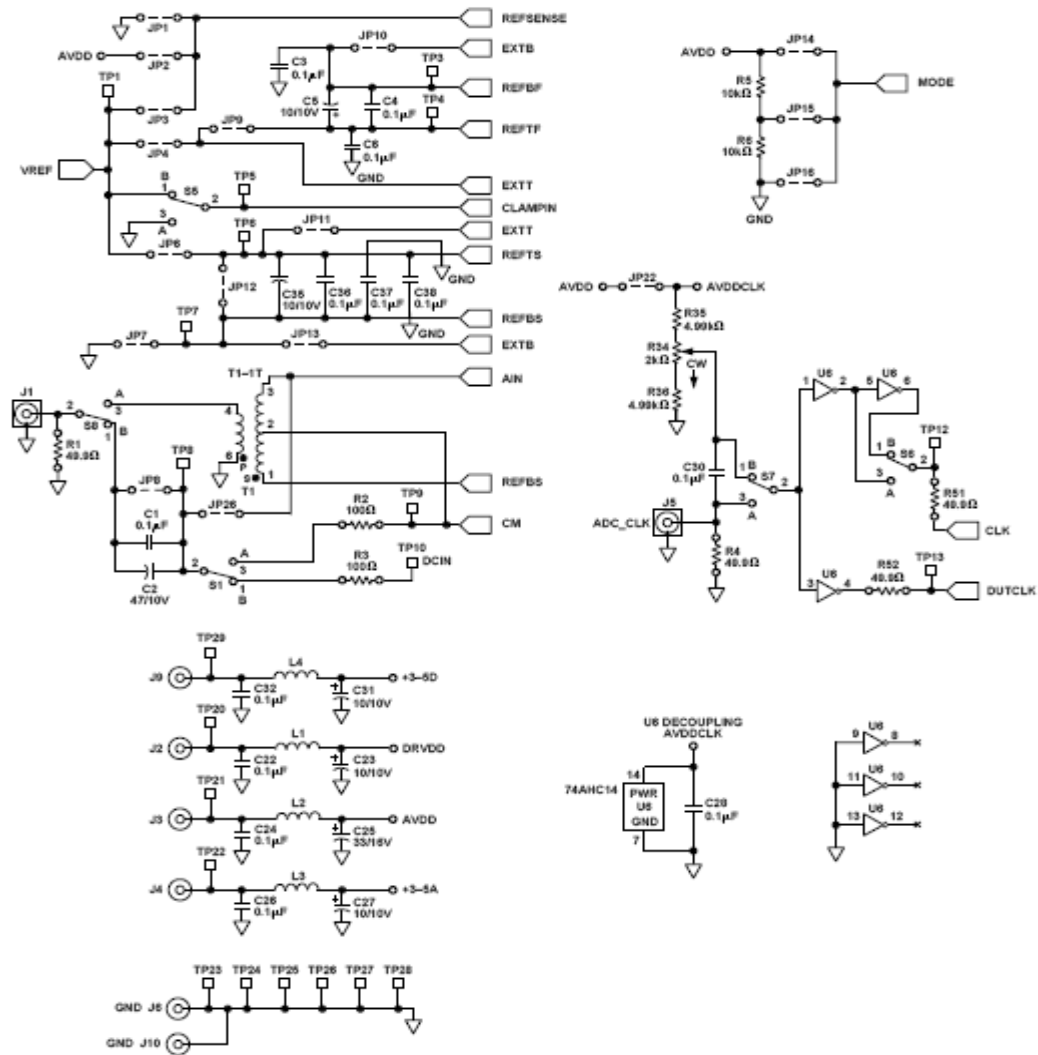


Figure 16c. 等价的系统原理图

## 封装外形尺寸

| DIMENSIONS |         |      |      |
|------------|---------|------|------|
| REF.       | mm      |      |      |
|            | MIN.    | TYP. | MAX. |
| A          | -       | -    | 2.00 |
| A1         | 0.05    | -    | 0.25 |
| A2         | 1.65    | 1.75 | 1.85 |
| b          | 0.29    | -    | 0.37 |
| c          | 0.15    | -    | 0.20 |
| D          | 8.00    | 8.20 | 8.40 |
| E          | 7.60    | 7.80 | 8.00 |
| E1         | 5.10    | 5.30 | 5.50 |
| e          | 0.65BSC |      |      |
| K          | 0°      | -    | 8°   |
| L          | 0.75    | -    | 1.05 |

