

## +3.3V 145MHz 的 24bit 平板显示器(FPD) LVDS 信号发送器

### 产品简述

MS90C385B 芯片能够将 28bit 的 TTL 数据转换成 4 通道的低压差分信号 (LVDS)。时钟通道经过锁相之后, 与数据通道并行输出。当时钟频率为 145MHz 时, 24bit 的 RGB 数据、3bit 的 LCD 时序数据和 1bit 的控制数据以 1015Mbps 的速率在每个 LVDS 数据通道中传输。当输入时钟频率为 145MHz 时, 数据的传输速率为 507.5Mbytes/sec。MS90C385B 的 R\_FB 管脚可以选择在时钟的上升沿或者下降沿有效。此款芯片是解决高带宽、高速 TTL 信号层面的电磁干扰和电缆长度问题的理想产品。



TSSOP56

### 主要特点

- 频率范围: 20-145MHz 时钟信号
- 较少的总线减少了连线尺寸和费用
- IO 供电电源 1.8V、3.3V 兼容
- 低功耗模式
- 支持 VGA、SVGA、XGA、SXGA
- 支持扩展频谱时钟产生
- 内部集成输入抖动滤波器
- 507.5Megabytes/sec 带宽
- 减小 LVDS 摆幅来减小电磁干扰  
(200mV 或 345mV LVDS 摆幅可供选择)
- PLL 不需要外部结构
- 遵循 TIA/EIA-644 LVDS 标准

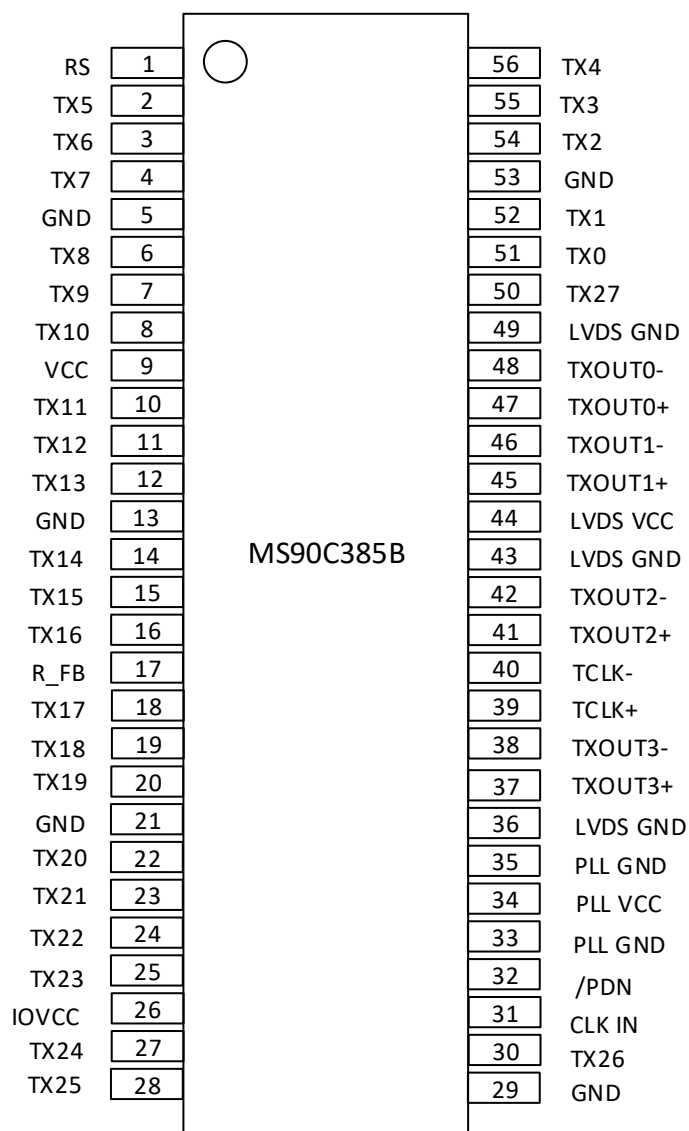
### 应用

- 监控摄像头
- 台式机/笔记本
- 打印机

### 产品规格分类

产品	封装形式	丝印名称
MS90C385B	TSSOP56	MS90C385B

## 管脚图



## 管脚说明

管脚编号	管脚名称	管脚属性	管脚描述
47, 48	TXOUT0+, TXOUT0-	LVDS O	LVDS 差分数据输出
45, 46	TXOUT1+, TXOUT1-	LVDS O	
41, 42	TXOUT2+, TXOUT2-	LVDS O	
37, 38	TXOUT3+, TXOUT3-	LVDS O	
39, 40	TCLK+, TCLK-	LVDS O	LVDS 差分时钟输出
51, 52, 54, 55, 56, 2, 3	TX0~TX6	I	TTL 级数据输入。 包括: 8 RED, 8 GREEN, 8 BLUE, 4 个控制信号 (HSYNC, VSYNC, DE)
4, 6, 7, 8, 10, 11, 12	TX7~TX13	I	
14, 15, 16, 18, 19, 20, 22	TX14~TX20	I	
23, 24, 25, 27, 28, 30, 50	TX21~TX27	I	
31	CLK IN	I	TTL 级时钟输入。
32	/PDN	I	TTL 级输入。 高: 正常工作 低: 低功耗
17	R_FB	I	选择有效边沿。 高: 上升沿 低: 下降沿
1	RS	I	LVDS 摆幅控制 (正常 RS=VCC, 小摆幅 RS=GND)
9	VCC	P	输入级电源, 典型值 3.3V
26	IOVCC	IO P	IO 口电源, 1.8V 和 3.3V 兼容
5, 13, 21, 29, 53	GND	-	TTL 级输入地
44	LVDS VCC	P	LVDS 电源, 典型值 3.3V
36, 43, 49	LVDS GND	-	LVDS 输出地
34	PLL VCC	P	PLL 电源, 典型值 3.3V
33, 35	PLL GND	-	PLL 地

### 注意事项:

客户在使用 MS90C385B 时, 在芯片上电过程中, 时钟管脚 CLK IN (PIN31) 需要处于高电平状态, 以保证更好的芯片兼容性。

## 极限参数

芯片使用中，任何超过极限参数的应用方式会对器件造成永久的损坏，芯片长时间处于极限工作状态可能会影响器件的可靠性。极限参数只是由一系列极端测试得出，并不代表芯片可以正常工作在此极限条件下。

参数	符号	额定值	单位
电源电压	VCC	-0.3 ~ 4	V
CMOS/TTL 输入电压		-0.3 ~ (VCC+0.3)	V
CMOS/TTL 输出电压		-0.3 ~ (VCC+0.3)	V
LVDS 驱动输出电压		-0.3 ~ (VCC+0.3)	V
工作温度	T	-40 ~ 100	°C
最大功耗 (25°C)		1.4	W
结温	T <sub>J</sub>	-55 ~ 150	°C
存储温度	T <sub>STG</sub>	-65 ~ 150	°C
焊接温度（无铅）	T <sub>PEAK</sub>	260	°C
焊接温度处于 T <sub>PEAK</sub> 时的持续时间（无铅）	T <sub>P</sub>	10	s

## 电气参数

除非另外说明，所有电源电压=3.3V±10%， $V_A=25^{\circ}\text{C}$ 。

### 电气特性

参数	符号	测试条件	最小	典型	最大	单位
输入高电平	$V_{IH}$		1.5		$V_{CC}$	V
输入低电平	$V_{IL}$		GND		0.8	V
高电平输入电流	$I_{IH}$	$V_{IN}=V_{CC}$		2.5	±10	μA
低电平输入电流	$I_{IL}$	$V_{IN}=0$		0.5	±5	μA
低功耗状态电流	$I_{PD}$	$R_{FB}=V_{CC}, V_{IH}=V_{CC}$			10	μA

### 开关特性

参数	符号	测试条件	最小	典型	最大	单位
输入时钟周期	$t_c$		6.90		50	ns
延时	$t_0$	TxCLK 输出上升沿到 第 1 个有效数据输出时间		0		ns
	$t_1$	TxCLK 输出上升沿到 第 2 个有效数据输出时间		$1/7t_{tc}$		ns
	$t_2$	TxCLK 输出上升沿到 第 3 个有效数据输出时间		$2/7t_{tc}$		ns
	$t_3$	TxCLK 输出上升沿到 第 4 个有效数据输出时间		$3/7t_{tc}$		ns
	$t_4$	TxCLK 输出上升沿到 第 5 个有效数据输出时间		$4/7t_{tc}$		ns
	$t_5$	TxCLK 输出上升沿到 第 6 个有效数据输出时间		$5/7t_{tc}$		ns
	$t_6$	TxCLK 输出上升沿到 第 7 个有效数据输出时间		$6/7t_{tc}$		ns
输出时钟周期		$t_c=10\text{ns}$		$t_c$		ns
输出时钟相邻抖动		$t_c=10\text{ns}$		±30		ps
		$t_c=7.2\text{ns}$		±40		ps
输入时钟高电平脉宽		$t_c=20\text{ns}$		$4/7t_{tc}$		ns
差分输出电压的转换时间	$t_R$	$t_c=20\text{ns}$		0.6		ns
	$t_F$	$t_c=20\text{ns}$		0.6		ns
从 PDN 上升沿到 相位锁定的使能时间	$t_{EN}$	$f_{CLK}=135\text{MHz}$		4		μs
从 PDN 下降沿到输出高阻	$t_{DIS}$	$f_{CLK}=135\text{MHz}$		12		μs

### 直流特性

参数	符号	测试条件	最小	典型	最大	单位
差分输出电压 (RS=VCC)	V <sub>OD</sub>	RL=100Ω	250	345	450	mV
差分输出电压 (RS=GND)			100	200	300	
差分输出电压的变化量	ΔV <sub>OD</sub>				35	mV
共模电压 (RS=VCC)	V <sub>OC</sub>		1.125	1.19	1.375	V
共模电压 (RS=GND)			1.08	1.11	1.32	
共模输出电压的变化量	ΔV <sub>OC</sub>				40	mV
输出共模电压的峰峰值	ΔV <sub>OCP</sub> P	RL=100Ω, RS=GND			25	mV
三态输出电流	I <sub>OZ</sub>	PDN=0V, VOUT=0 或 VCC			±10	μA
短路输出电流	I <sub>OS</sub>	V <sub>OY</sub> =0V		3.8	8	mA
		V <sub>OD</sub> =0V		3.3	10	mA
高阻态输出电流	I <sub>OZ</sub>	V <sub>O</sub> =0~VCC		8	±20	μA
输入脚下拉电阻	R <sub>PDN</sub>	所有输入管脚		1200		kΩ
静态电流	I <sub>Q</sub>	所有输入接 GND, PDN=V <sub>IL</sub>		200	300	μA

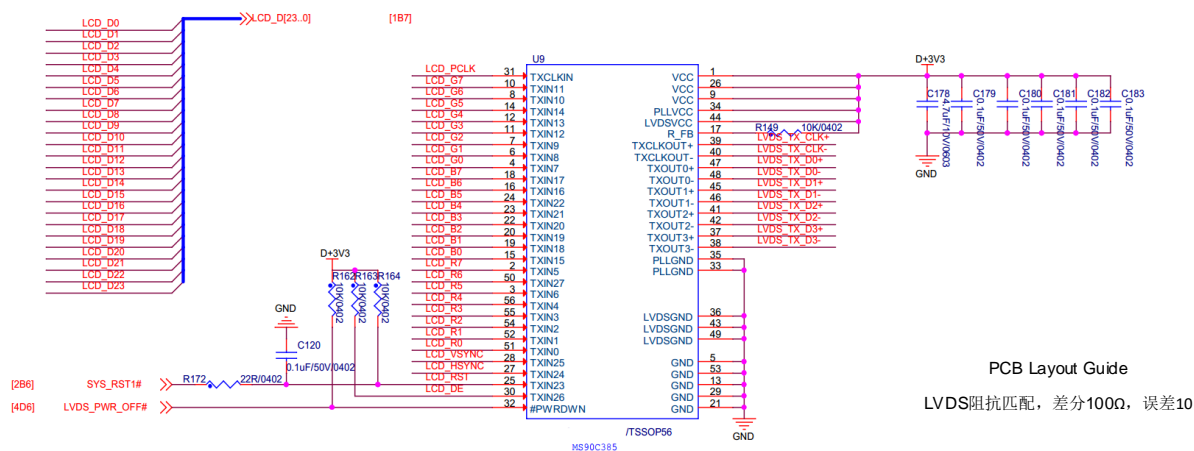
### 电源电流

参数	符号	测试条件	典型	最大	单位
供电电流	I <sub>CC</sub>	I(VCC)+I(PLL VCC)+I(LVDS VCC), PDN=V <sub>IH</sub> , RL=100Ω, RS=VCC, 灰度图像数据, 4 路数据输出+1 路时钟输出, VCC=3.3V, f <sub>CLK</sub> =75MHz	41		mA
		I(VCC), PDN=V <sub>IH</sub> , RL=100Ω, RS=VCC, 灰度图像数据, 4 路数据输出+1 路时钟输出, VCC=3.3V, f <sub>CLK</sub> =75MHz	18 <sup>1</sup>		mA
		I(VCC)+I(PLL VCC)+I(LVDS VCC), PDN=V <sub>IH</sub> , RL=100Ω, RS=VCC, 50%转换密度的数据, 4 路数据输出+1 路时钟输出, VCC=3.3V, f <sub>CLK</sub> =75MHz	35		mA
		I(VCC), PDN=V <sub>IH</sub> , RL=100Ω, RS=VCC, 50%转换密度的数据, 4 路数据输出+1 路时钟输出, VCC=3.3V, f <sub>CLK</sub> =75MHz	17.5 <sup>1</sup>		mA
		I(VCC)+I(PLL VCC)+I(LVDS VCC), PDN=V <sub>IH</sub> , RL=100Ω, RS=VCC, 100%转换密度的数据 (最坏情况), 4 路数据输出+1 路时钟输出, VCC=3.6V, f <sub>CLK</sub> =75MHz	230		mA
		I(VCC), PDN=V <sub>IH</sub> , RL=100Ω, RS=VCC, 100%转换密度的数据 (最坏情况), 4 路数据输出+1 路时钟输出, VCC=3.6V, f <sub>CLK</sub> =75MHz	19 <sup>1</sup>		mA

参数	符号	测试条件	典型	最大	单位
供电电流	I <sub>CC</sub>	I(VCC)+I(PLL <sub>VCC</sub> )+I(LVDS <sub>VCC</sub> ), PDN=V <sub>IH</sub> , RL=100Ω, RS=VCC, 100%转换密度的数据（最坏情况）, 4路数据输出+1路时钟输出, VCC=3.6V, f <sub>CLK</sub> =100MHz	248		mA
		I(VCC), PDN=V <sub>IH</sub> , RL=100Ω, RS=VCC, 100%转换密度的数据（最坏情况）, 4路数据输出+1路时钟输出, VCC=3.6V, f <sub>CLK</sub> =100MHz	33 <sup>1</sup>		mA
		I(VCC)+I(PLL <sub>VCC</sub> )+I(LVDS <sub>VCC</sub> ), PDN=V <sub>IH</sub> , RL=100Ω, RS=VCC, 100%转换密度的数据（最坏情况）, 4路数据输出+1路时钟输出, VCC=3.6V, f <sub>CLK</sub> =135MHz	315		mA
		I(VCC), PDN=V <sub>IH</sub> , RL=100Ω, RS=VCC, 100%转换密度的数据（最坏情况）, 4路数据输出+1路时钟输出, VCC=3.6V, f <sub>CLK</sub> =135MHz	36 <sup>1</sup>		mA

注 1: 测试 VCC 电流, 非 IOVCC 电流。

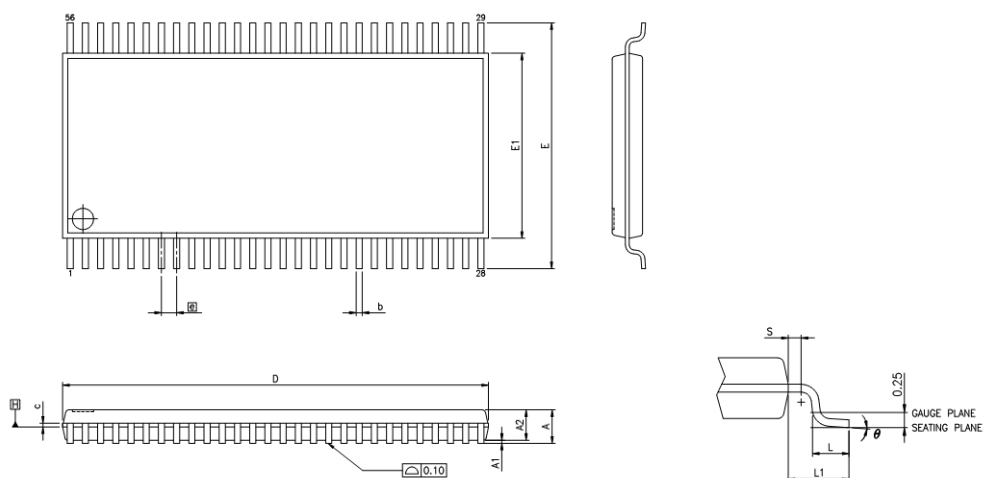
### 典型应用图





# 封装外形图

## TSSOP56



符号	尺寸（毫米）		
	最小	典型	最大
A	-	-	1.20
A1	0.05	-	0.15
A2	0.80	1.00	1.05
b	0.17	-	0.27
c	0.09	-	0.20
D	13.90	14.00	14.10
E1	6.00	6.10	6.20
E	8.10BSC		
e	0.50BSC		
L1	1.00REF		
L	0.45	0.60	0.75
S	0.20	-	-
θ	0°	-	8°

## 印章与包装规范

### 1. 印章内容介绍



产品型号：MS90C385B

生产批号：XXXXXXX

### 2. 印章规范要求

采用激光打印，整体居中且采用 Arial 字体。

### 3. 包装规范说明

型号	封装形式	只/卷	卷/盒	只/盒	盒/箱	只/箱
MS90C385B	TSSOP56	3000	1	3000	8	24000

## 声明

- 瑞盟保留说明书的更改权，恕不另行通知！客户在下单前应获取最新版本资料，并验证相关信息是否完整。
- 在使用瑞盟产品进行系统设计和整机制造时，买方有责任遵守安全标准并采取相应的安全措施，以避免潜在失败风险可能造成的人身伤害或财产损失！
- 产品提升永无止境，本公司将竭诚为客户提供更优秀的产品！



### MOS电路操作注意事项

静电在很多地方都会产生，采取下面的预防措施，可以有效防止 MOS 电路由于受静电放电的影响而引起的损坏：

- 1、操作人员要通过防静电腕带接地。
- 2、设备外壳必须接地。
- 3、装配过程中使用的工具必须接地。
- 4、必须采用导体包装或抗静电材料包装或运输。



+86-571-89966911



杭州市滨江区伟业路 1 号  
高新软件园 9 号楼 701 室



<http://www.relmon.com>