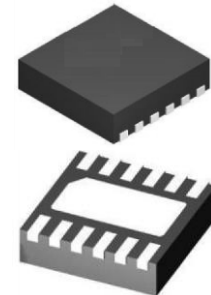


2.7V 到 5.5V、12Bit、四通道数模转换器

产品简述

MS5224D是一款12bit、四通道输出的电压型DAC，接口采用三线串口模式，可以兼容TMS320、SPI、QSPI和Microwire串口，数据有16bit，包括控制字节和12bit DAC数据。MS5224D电源范围是2.7V到5.5V。内部集成电阻串分压输出接到一个AB类输出、轨到轨buffer，其增益是6dB放大输出，输出buffer提高了稳定性且降低了建立时间。

MS5224D 采用 DFN12 封装。



DFN12

主要特点

- 12bit 精度
- 可编程建立时间 3 μ s 或 9 μ s
- 兼容 TMS320、SPI、Microwire 接口
- 内部上电复位
- 低功耗：5V 时 8mW，3V 时 3.6mW
- 集成 REF 缓冲器
- 输出范围是 2 倍的基准电压
- 对温度不敏感
- 软件 Power down
- 电源电压：2.7V~5.5V

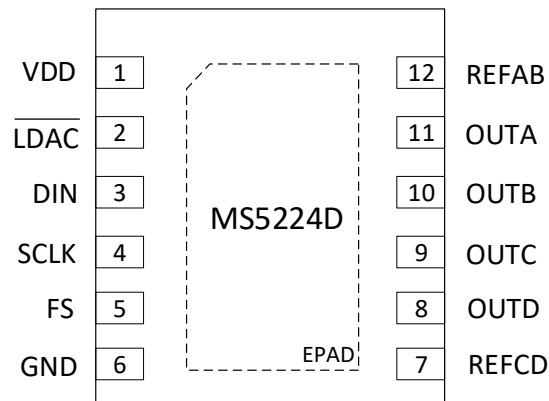
应用

- 数字伺服系统控制
- 数字补偿和增益调节
- 工业过程控制
- 机械和移动控制设备
- 大容量存储设备

产品规格分类

产品	封装形式	丝印名称
MS5224D	DFN12	5224D

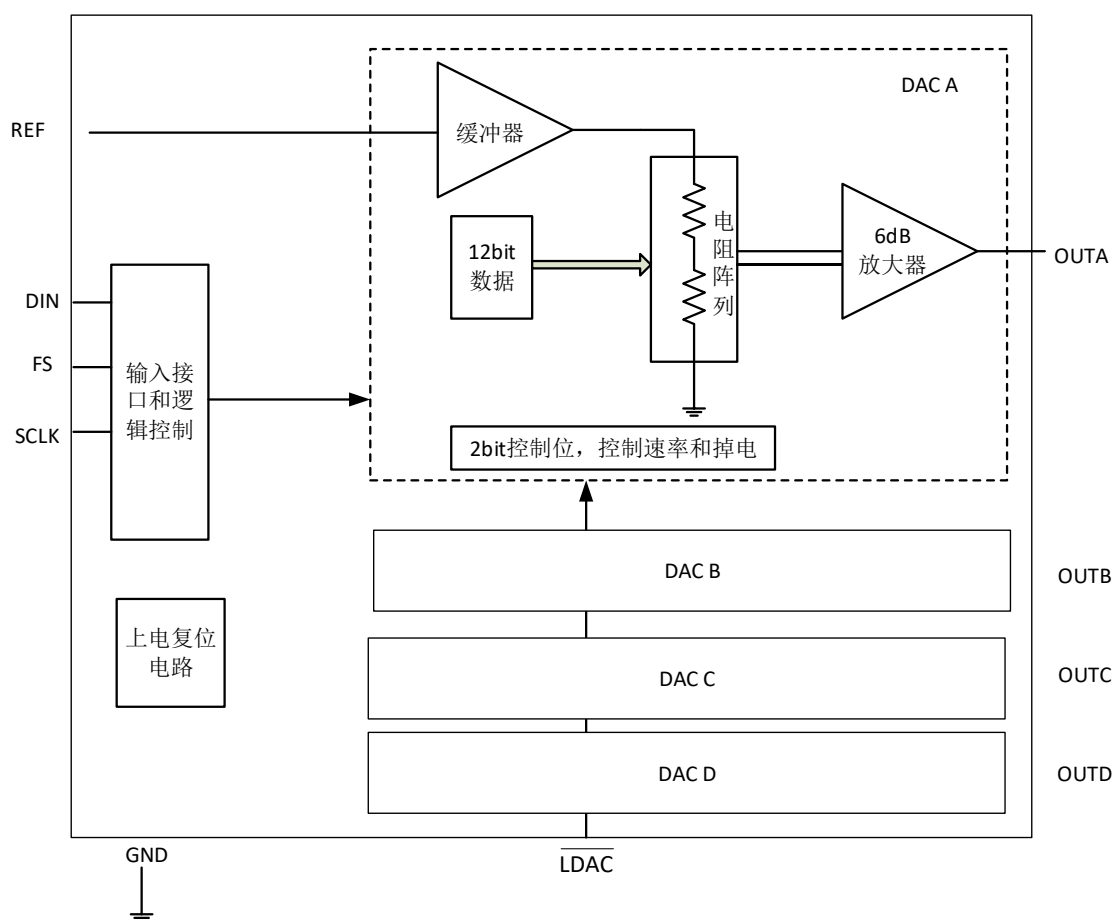
管脚图



管脚说明

管脚编号	管脚名称	管脚属性	管脚描述
1	VDD	-	电源
2	$\overline{\text{LDAC}}$	I	当 $\overline{\text{LDAC}}$ 输入是高电平时，DAC 输出没有更新。 当 $\overline{\text{LDAC}}$ 输入是低电平时，DAC 输出更新。 当 $\overline{\text{LDAC}}$ 不用的时候，可以一直保持低电平。
3	DIN	I	串行数据输入
4	SCLK	I	串行数字时钟输入
5	FS	I	帧同步输入信号
6	GND	-	地
7	REFCD	I	C、D 通道参考输入电压
8	OUTD	O	D 通道模拟输出
9	OUTC	O	C 通道模拟输出
10	OUTB	O	B 通道模拟输出
11	OUTA	O	A 通道模拟输出
12	REFAB	I	A、B 通道参考输入电压
-	EPAD	-	散热片，接模拟地

内部框图



极限参数

芯片使用中，任何超过极限参数的应用方式会对器件造成永久的损坏，芯片长时间处于极限工作状态可能会影响器件的可靠性。极限参数只是由一系列极端测试得出，并不代表芯片可以正常工作在此极限条件下。

参 数	符 号	参数范围	单位
电源电压	V_{DD}	-0.3 ~ +7	V
输入数字电压范围	V_{IN}	-0.3 ~ $V_{DD}+0.3$	V
基准输入电压范围	V_{REFIN}	-0.3 ~ $V_{DD}+0.3$	V
工作温度范围	T_A	-40 ~ +105	°C
存储温度范围	T_{STG}	-65 ~ +150	°C
最大结温	T_{JMAX}	150	°C
焊接温度	T_{SOLDER}	260	°C

推荐工作条件

参数		最小值	典型值	最大值	单位
电源电压	5V 供电	4.5	5	5.5	V
	3V 供电	2.7	3	3.3	
数字输入高电平(V_{IH})	$V_{DD}=2.7V$	2			V
	$V_{DD}=5.5V$	2.4			
数字输入低电平(V_{IL})	$V_{DD}=2.7V$			0.6	V
	$V_{DD}=5.5V$			1	
基准电压	5V 供电（见注 1）	0	2.048	$V_{DD}-1.5$	V
	3V 供电（见注 1）	0	1.024	$V_{DD}-1.5$	
负载电阻		2	10		k Ω
负载电容				100	pF
SCLK 速率				20	MHz

注 1：大于 $V_{DD}/2$ 的输入电压会导致在大的 DAC 输入码时输出饱和。

电气参数

静态 DAC 参数

参数		测试条件	最小值	典型值	最大值	单位
精度			12			Bits
积分非线性(INL)		见注 2		± 1.5	± 4	LSB
微分非线性(DNL)		见注 3		± 0.5	± 1	LSB
零点失调		见注 4			± 12	mV
零点失调温漂		见注 5		10		ppm/°C
增益误差		见注 6			± 0.6	%of FS Voltage
增益误差温漂		见注 7		10		ppm/°C
PSRR	零点	见注 8 和注 9		-80		dB
	满幅			-80		dB

注：2. 积分非线性(INL)指线性误差，是除去零点误差和满幅误差的输出相对于理想输出的最大偏差。

3. 微分非线性(DNL)即微分误差，指毗邻 LSB 的最大幅度变化。

4. 零点失调指数字输入为零时的模拟输出。

5. 零点失调温漂指数字输入为零时的模拟输出的随温度的变化。

6. 增益误差指除去零点失调之后模拟输出和理想输出的偏差。

7. 增益误差温漂指除去零点失调之后模拟输出和理想输出的偏差随温度的变化。

8. 零点电源抑制比指当数字输入全零时，VDD 变化 $5 \pm 0.5 \text{ V}$ 和 3 ± 0.3 导致输出的变化比。

9. 满幅输出电源抑制比指当数字输入全高电平时，VDD 变化 $5 \pm 0.5 \text{ V}$ 和 3 ± 0.3 导致输出的变化比。

DAC 输出参数

参数	测试条件	最小值	典型值	最大值	单位
输出电压	$R_L=10\text{k}\Omega$	0		$V_{DD}-0.4$	V
输出负载调整精度	$R_L=2\text{k}\Omega$ 到 $10\text{k}\Omega$		0.1	0.25	%of FS

参考输入电压参数

参数	测试条件		最小值	典型值	最大值	单位
输入电压范围	见注 10		0		$V_{DD}-1.5$	V
输入电阻				10		M Ω
输入电容						pF
基准馈通	$V_{REFIN}=1\text{Vpp}(1\text{ kHz})+1.024\text{ V}$ (见注 11)			-75		dB
基准输入带宽	$V_{REFIN}=0.2\text{Vpp}+1.024\text{ V}$ (大信号)	慢速		0.5		MHz
		快速		1		

注：10. 基准输入电压超过 $V_{DD}/2$ 会带来输出饱和失真。

11. 基准馈通指当输出数字全零，且 $V_{REFIN}=1\text{Vpp}(1\text{ kHz})+1.024\text{ V}$ 时的模拟输出抑制比。

数字输入参数

参数	测试条件	最小值	典型值	最大值	单位
数字输入高电平电流	$V_I=V_{DD}$			± 1	μA
数字输入低电平电流	$V_I=0V$			± 1	μA
输入电容			3		pF

功耗参数

参数	测试条件		最小值	典型值	最大值	单位
电源电流	5V 供电, 无负载, 加 CLOCK, 所有输入接 0V 或 VDD	慢速		1.6	2.4	mA
		快速		3.8	5.6	
	3V 供电, 无负载, 加 CLOCK, 所有输入接 0V 或 VDD	慢速		1.2	1.6	mA
		快速		3.2	4.8	

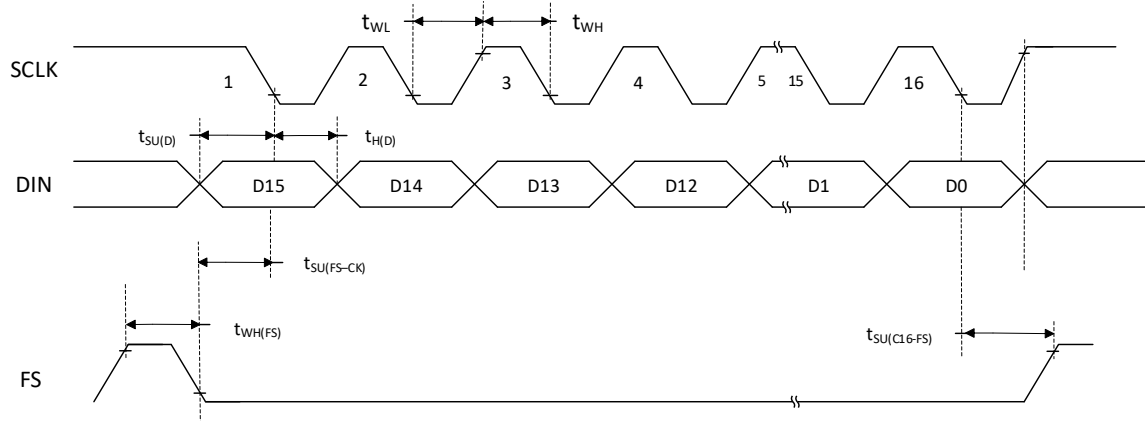
模拟输出动态参数

参数	测试条件		最小值	典型值	最大值	单位
SR	$C_L=100pF$, $R_L=10k\Omega$, $V_O=10\%$ 到 90% , $V_{REF}=2.048, 1.024$	快速		5		$V/\mu s$
		慢速		1		
t_s	到 $\pm 0.5LSB$, $C_L=100pF$, $R_L=10k\Omega$	快速		3	5.5	μs
		慢速		9	20	
$t_{s(C)}$	到 $\pm 0.5LSB$, $C_L=100pF$, $R_L=10k\Omega$	快速		1		μs
		慢速		2		
毛刺能量	从 7FF 到 800			10		nV-sec
SNR	$V_{REF}=1.024$ 在 3V; $V_{REF}=2.048$ 在 5V, $f_s=400kSPS$, $f_{OUT}=1.1kHz$ 正弦波, $C_L=100pF$, $R_L=10k\Omega$, $BW=20kHz$			74		dB
$S/(N+D)$				66		
THD				-68		
SFDR				70		

数字输入时序参数

参数	符号	最小值	典型值	最大值	单位
FS 到第一个 SCLK 下降沿的建立时间	$t_{SU(FS-CK)}$	8			ns
采样数据 D0 的第 16 个 SCLK 下降沿到 FS 变高时的建立时间	$t_{SU(C16-FS) \text{ of FS}}$	10			ns
SCLK 高电平宽度	t_{WH}	25			ns
SCLK 低电平宽度	t_{WL}	25			ns
SCLK 下降沿前数据的建立时间	$t_{SU(D)}$	8			ns
SCLK 下降沿后数据的保持时间	$t_{H(D)}$	5			ns
FS 高脉冲宽度	$t_{WH(FS)}$	20			ns

时序图



应用说明

MS5224D 是一个 12bit 单电源的数模转换器，其架构采用电阻阵列结构，集成了串行接口、速率和关断逻辑控制、基准输入缓冲器、电阻串和输出轨到轨放大器。

输出电压可以表示为：

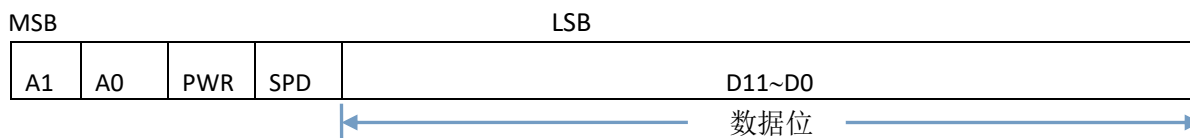
$$V_{OUT}=2\times\frac{V_{REF}\times D}{2^N}$$

串行接口

器件在 FS 的下降沿开始按位输入数据（开始为高电平有效），在 16bit 都被转移后或 FS 变高时，内部 DAC 更新对应的输出电平。

数据格式

MS5224D 的数据字有两部分构成：控制位(D15~D12)和数字数据(D11~D0)。



PWR：功耗控制,1 为关断模式，0 为正常工作模式；

SPD：速率控制，1 为快速模式，0 为慢速模式；

A1、A0 为内部 DAC 通道地址选择位，真值表如下：

A1	A0	DAC 地址
0	0	DAC-A
0	1	DAC-B
1	0	DAC-C
1	1	DAC-D

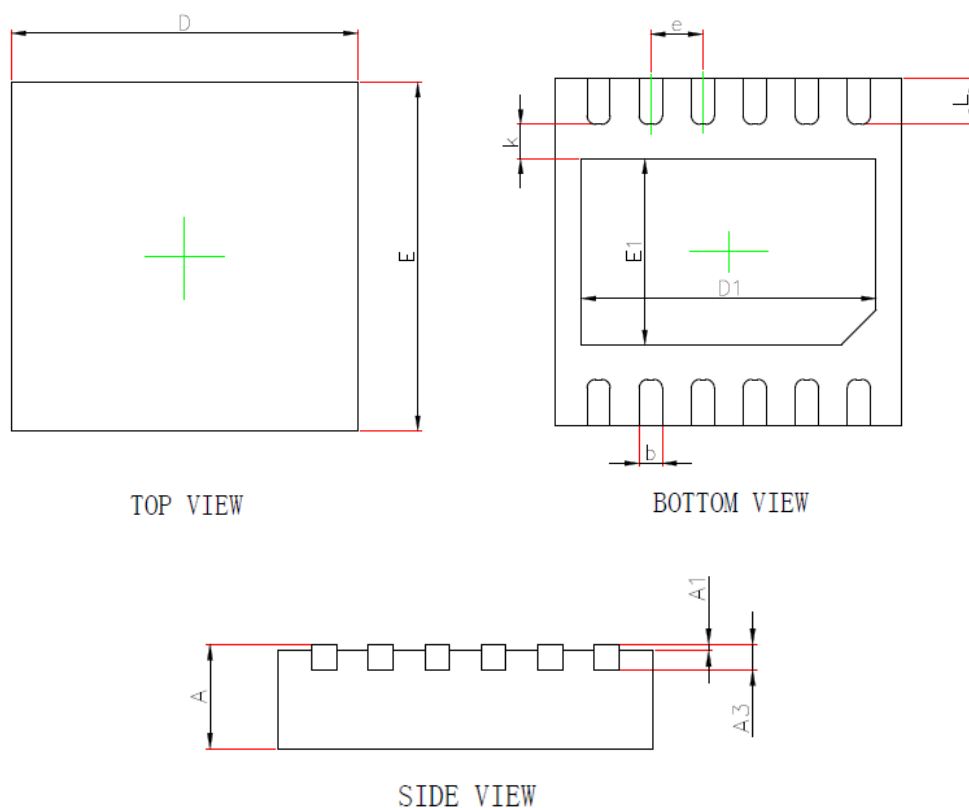
电源供电旁路和地管理

为了提高系统性能，PCB 设计时应将模拟地和数字地分别接不同的地连接层，两个地板面应在系统的低阻抗节点处连接在一起。最好将 DAC 的 AGND 连到系统的模拟地，以确保模拟地电流能够很好的管理，且模拟地连接线的压降可忽略。

芯片电源和地之间应接 0.1μF 的陶瓷去耦电容，且安装在离芯片尽可能近的地方。使用磁环可进一步将系统的模拟电源和数字电源分开。

封装外形图

DFN12



符号	尺寸（毫米）		尺寸（英寸）	
	最小值	最大值	最小值	最大值
A	0.700/0.800	0.800/0.900	0.028/0.031	0.031/0.035
A1	0.000	0.050	0.000	0.002
A3	0.203REF		0.008REF	
D	2.924	3.076	0.115	0.121
E	2.924	3.076	0.115	0.121
D1	2.450	2.650	0.096	0.104
E1	1.500	1.700	0.059	0.067
k	0.200MIN		0.008MIN	
b	0.150	0.250	0.006	0.010
e	0.450TYP		0.018TYP	
L	0.324	0.476	0.013	0.019

印章与包装规范

1. 印章内容介绍



产品型号：5224D

生产批号：XXXXXXX

2. 印章规范要求

采用激光打印，整体居中且采用 Arial 字体。

3. 包装规范说明

型号	封装形式	只/卷	卷/盒	只/盒	盒/箱	只/箱
MS5224D	DFN12	5000	1	5000	8	40000

声明

- 瑞盟保留说明书的更改权，恕不另行通知！客户在下单前应获取最新版本资料，并验证相关信息是否完整。
- 在使用瑞盟产品进行系统设计和整机制造时，买方有责任遵守安全标准并采取相应的安全措施，以避免潜在失败风险可能造成的人身伤害或财产损失！
- 产品提升永无止境，本公司将竭诚为客户提供更优秀的产品！

**MOS电路操作注意事项**

静电在很多地方都会产生，采取下面的预防措施，可以有效防止 MOS 电路由于受静电放电的影响而引起的损坏：

- 1、操作人员要通过防静电腕带接地。
- 2、设备外壳必须接地。
- 3、装配过程中使用的工具必须接地。
- 4、必须采用导体包装或抗静电材料包装或运输。



+86-571-89966911



杭州市滨江区伟业路 1 号
高新软件园 9 号楼 701 室



[http:// www.relmon.com](http://www.relmon.com)